

HIGH FREQUENCY POWER SOURCE DEVICE

Patent Number: JP3123913
Publication date: 1991-05-27
Inventor(s): HOSOKAWA TOMIAKI; others: 03
Applicant(s): MATSUSHITA ELECTRIC IND CO LTD
Requested Patent: ☐ JP3123913
Application Number: JP19890262435 19891006
Priority Number(s):
IPC Classification: G05F1/10; G05F1/00; G05F1/12; H04Q9/14
EC Classification:
Equivalents:

Abstract

PURPOSE: To prevent the occurrence of overshoot and damping at the rising part of a high frequency output by setting the output signal of a power setting circuit to be a slope waveform through a slope circuit and inputting it to an error amplifier circuit.

CONSTITUTION: When the output of a starting circuit 10 is inputted to a waveform setting circuit 11, a signal whose pulse width or the like is set is outputted and a switching circuit 14 is turned on. The output of the power setting circuit 12 passes through the switching circuit 14, becomes slope waveform in the slope circuit 15 and is inputted to the non-inversion terminal of the error amplifier circuit 13. On the other hand, the output of a power detecting circuit 8 is inputted to the inversion terminal of the circuit 13. Consequently, overshoot and damping are prevented at the rising part of the waveform since the high frequency output power is gradually set in a slope-form.

Data supplied from the esp@cenet database - I2

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平3-123913

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)5月27日

G 05 F 1/10

3 0 3 A

6340-5H

1/00

A

6340-5H

1/12

J

6340-5H

H 04 Q 9/14

7060-5K

審査請求 未請求 請求項の数 5 (全5頁)

⑮ 発明の名称 高周波電源装置

⑯ 特 願 平1-262435

⑰ 出 願 平1(1989)10月6日

⑱ 発 明 者	細 川 富 秋	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑲ 発 明 者	小 久 保 滋	大阪府門真市大字門真1006番地	松下電器産業株式会社内
⑳ 発 明 者	丹 生 時 秀	大阪府門真市大字門真1006番地	松下電器産業株式会社内
㉑ 発 明 者	吉 住 修 三	大阪府門真市大字門真1006番地	松下電器産業株式会社内
㉒ 出 願 人	松下電器産業株式会社	大阪府門真市大字門真1006番地	
㉓ 代 理 人	弁理士 栗野 重孝	外1名	

明 細 書

1. 発明の名称

高周波電源装置

2. 特許請求の範囲

(1) 高周波出力の大きさを設定するパワー設定回路と、パルスモードまたは連続モードの波形を設定する波形設定回路と、波形設定回路の出力に連動して開閉する第2のスイッチ回路と、高周波出力を前記パワー設定回路で設定された大きさととなるようにフィードバック制御する誤差増幅回路と、高周波出力の大きさを検出する電力検出回路と、スロープ出力を得るためのスロープ回路とを具備し、前記パワー設定回路の出力と前記波形設定回路の出力とを前記第2のスイッチ回路に入力し、該第2のスイッチ回路の出力を前記スロープ回路に入力し、該スロープ回路の出力と前記電力検出回路の出力とを前記誤差増幅回路に入力し、高周波電力波形の立ち上り部分にリップルを生じないようにしたこととを特徴とする高周波電源装置。

(2) ある決められた高周波出力の大きさを設定する固定バイアス回路と、前記波形設定回路の出力の立ち上りより一定時間遅れて出力が立ち上るパワー切換遅延回路と、該パワー切換遅延回路の出力に連動して前記固定バイアス回路の出力と前記パワー設定回路の出力とを切換えるパワー切換回路とを具備し、前記波形設定回路の出力を前記パワー切換遅延回路に入力し、該パワー切換遅延回路の出力と、前記固定バイアス回路の出力と、前記パワー設定回路の出力とを前記パワー切換回路に入力し、該パワー切換回路の出力を前記誤差増幅回路に入力し、高周波電力波形の立ち上り部分にリップルを生じないようにしたこととを特徴とする特許請求の範囲第1項記載の高周波電源装置。

(3) 前記パワー切換回路の出力と前記波形設定回路の出力とを前記第2のスイッチ回路に入力し、該第2のスイッチ回路の出力を前記スロープ回路に入力し、該スロープ回路の出力を前記誤差増幅回路に入力し、高周波電力波形の立ち上り

部分にリップルを生じないようにしたことを特徴とする特許請求の範囲第1項または第2項記載の高周波電源装置。

- (4) 前記スロープ回路のスロープ時定数を可変可能となるようにスロープ回路内に調整器を設け、該調整器で高周波電力の立ち上り部分にイグナイトパルスが発生させ、イグナイトパルスのピーク値を可変できるようにしたことを特徴とする特許請求の範囲第1項記載の高周波電源装置。
- (5) 前記スロープ回路のスロープ時定数および前記パワー切換遅延回路の遅延時間を、前記誤差増幅回路出力が入力される回路から誤差増幅回路に入力する回路までの被制御回路およびフィードバック回路の信号伝達遅れ時間に、またはそれ以上に設定することを特徴とする特許請求の範囲第1項または第2項または第3項記載の高周波電源装置。

3、発明の詳細な説明

産業上の利用分野

本発明は高周波電源装置に関し、特に高周波出力

は連続モードの波形設定回路11に入力され、波形設定回路11からはパルスモード時のパルス周波数、パルス幅が設定された、あるいは連続モード時の通電、出力期間が設定された信号が出力される。

スイッチ回路2は波形設定回路11の出力に連動して開閉し、スイッチ回路2が開の場合はRF出力は瞬時に遮断、OFFする。

RF出力の大きさを設定するパワー設定回路12の出力は、誤差増幅回路13の非反転端子に入力される。一方誤差増幅回路13の反転端子には電力検出回路8の出力が入力され、誤差増幅回路13の出力は減衰器3に入力される。減衰器3の入力は0〜5Vなどと変化し、入力が高い程RF出力は大きく、RF出力をコントロールする。

発明が解決しようとする課題

パルスモードまたはCWモードの波形の立ち上り時、波形設定回路の出力の立ち上りから電力検出回路の出力の立ち上りまでに、検出信号の応答遅れを生じ、波形の立ち上り部分でピーク値が大

特開平3-123913 (2)

力のパルスモードおよび連続モードのピーク値コントロールに関するものである。

従来の技術

従来高周波出力のピーク値コントロールについては、高周波出力の大きさを設定するパワー設定回路の出力と高周波出力の大きさを検出する電力検出回路の出力とを誤差増幅回路に入力し、誤差増幅回路の出力を減衰器の入力としていた。

以下、従来の高周波電源装置の制御ブロック図を第4図で説明する。第4図の発振回路1の出力はスイッチ回路2を経た後、RF出力の大きさをコントロールする減衰回路3に入力される。減衰回路3の出力はプリアンプ4に入力され、プリアンプ4の出力はドライバ5に入力される。ドライバ5の出力は真空管などを用いた増幅回路6に入力され、増幅回路6の出力は同調回路(タンク回路)7に入力される。同調回路7の出力は電力検出回路8を経た後、同軸ケーブル用コネクタ9から外部に出力される。

また、起動回路10の出力はパルスモードまた

きなオーバーシュート、ダンピングのリップルを生じる。

RF出力は立ち上りが6 μ s などと要求され、立ち上りが極めて速いため、波形の立ち上り部分でオーバーシュートが発生し、このオーバーシュートするピーク値とパワー設定回路の出力が誤差増幅回路で比較増幅されるので、フィードバックする誤差増幅回路の出力がダンピングが発生し、RF出力も波形の立ち上りごとにダンピングが発生する。

本発明は従来の欠点を除去し、RF出力の立ち上り部分でオーバーシュート、ダンピングが発生しないピーク値コントロールを実現したものである。

課題を解決するための手段

上記の問題点を解決するために本発明の高周波電源装置は、高周波出力の大きさを設定するパワー設定回路と、パルスモードまたは連続モードの波形を設定する波形設定回路と、波形設定回路の出力に連動して開閉する第2のスイッチ回路と、高周波出力を前記パワー設定回路で設定された大

きさとなるようにフィードバック制御する誤差増幅回路と、高周波出力の大きさを検出する電力検出回路と、スロープ出力を得るためのスロープ回路とを具備し、前記パワー設定回路の出力と前記波形設定回路の出力とを前記第2のスイッチ回路に入力し、該第2のスイッチ回路の出力を前記スロープ回路に入力し、該スロープ回路の出力と前記電力検出回路の出力とを前記誤差増幅回路に入力してなるものである。

また、ある決められた高周波出力の大きさを設定する固定バイアス回路と、前記波形設定回路の出力の立ち上りより一定時間遅れて出力が立ち上るパワー切換遅延回路と、該パワー切換遅延回路の出力に連動して前記固定バイアス回路の出力と前記パワー設定回路の出力とを切換えるパワー切換回路とを具備し、前記波形設定回路の出力を前記パワー切換遅延回路に入力し、該パワー切換遅延回路の出力と、前記固定バイアス回路の出力と、前記パワー設定回路の出力とを前記パワー切換回路に入力し、該パワー切換回路の出力を前記誤差

させて、第2のスイッチ回路の開閉を行なうようにしたので、波形設定回路の出力の立ち上りより誤差増幅回路に入力されるパワー設定回路の出力はスロープ波形となる。よってスロープ状に徐々にパワー設定が行なわれるので波形立ち上り部分でのオーバーシュート、ダンピングは発生しない。また、パワー切換遅延回路と固定バイアス回路とパワー切換回路とを設け、波形設定回路の出力の立ち上りより、一定時間は小さなある決められた固定バイアス回路の出力を、一定時間経過後は正規のパワー設定回路の出力を、誤差増幅回路に入力するようにしたので、誤差増幅回路の入力はステップ状となる。よって最初は小さなパワー設定で、次に正規のパワー設定でステップ状にパワー設定が行なわれるのでこの場合も波形立ち上り部分でのオーバーシュート、ダンピングは発生しない。

実施例

第1図は本発明の一実施例、第2図は第1図とは別の本発明の一実施例を示す。第3図は従来の第4図と本発明の第1図、第2図の要部波形図で

特開平3-123913 (3)

増幅回路に入力してなるものである。

また、前記パワー切換回路の出力と前記波形設定回路の出力とを前記第2のスイッチ回路に入力し、該第2のスイッチ回路の出力を前記スロープ回路に入力し、該スロープ回路の出力を前記誤差増幅回路に入力してなるものである。

また、前記スロープ回路のスロープ時定数を可変可能となるようにスロープ回路内に調整器を設け、該調整器で高周波電力の立ち上り部分にイグナイトパルスを発生させ、イグナイトパルスのピーク値を可変できるようにしてなるものである。

また、前記スロープ回路のスロープ時定数および前記パワー切換遅延回路の遅延時間を、前記誤差増幅回路出力が入力される回路から誤差増幅回路に入力する回路までの被制御回路およびフィードバック回路の信号伝達遅れ時間に、またはそれ以上に設定してなるものである。

作用

上記の手段において、第2のスイッチ回路とスロープ回路とを設け、波形設定回路の出力と連動

ある。

第1図、第2図で第4図と同一のものについては同一番号を付与してある。

第4図と第1図と第2図と第3図の要部波形図とを対比して説明すると、まず第4図において、第3図イに示すような波形設定回路11の出力が立ち上ると、第3図ロに示すような誤差増幅回路13の反転端子に、被覆回路3〜電力検出回路8までの信号伝達遅れ時間 t_{19} を持った電力検出回路8の出力が入力される。第3図ハはその時の誤差増幅回路13の出力である。第3図ロに示すように電力検出器8の出力がオーバーシュート、ダンピングを発生しているので、同軸ケーブルコネクタ9からのRF出力も同じくオーバーシュート、ダンピングを発生する。

それに対して、第1図のスイッチ回路14とスロープ回路15を第4図に対して追加すると、誤差増幅回路13の反転端子には第3図ニに示すような電力検出回路8の出力が入力される。信号伝達遅れ時間 t_{20} は t_{19} と同じ値となる。

一方誤差増幅回路13の非反転端子には、 $t_{sp,22}$ というスロープ時定数を持った $E_{sp,21}$ がスロープ回路15より出力されて、入力されている。

第3図へはその時の誤差増幅回路13の出力である。スロープ時にパワー設定が行なわれるので第3図ニに示すように電力検出回路8の出力は僅かなオーバーシュートのみでダンピングは発生していない。よってRF出力も同じく僅かなオーバーシュートのみで、ダンピングは発生しない。

また、第1図に対して、第2図のパワー切換遅延回路16と、固定バイアス回路17とパワー切換回路18とをさらに追加すると、誤差増幅回路13の反転端子には第3図トに示すような電力検出回路8の出力が入力される。信号伝達遅延時間 $t_{d,23}$ は $t_{d,20}$ 、 $t_{d,19}$ と同じ値である。一方誤差増幅回路13の非反転端子には、パワー切換遅延回路16で設定される遅延時間 $t_{d,26}$ の期間中 t_{sp} というスロープ時定数を持った $E_{t,sp,24}$ がスロープ回路15より出力され、入力されている。遅延時間 $t_{d,26}$ 経過後は、誤

差増幅回路13の非反転端子には $t_{sp,27}$ というスロープ時定数を持った $E_{sp,26}$ がスロープ回路15より出力され、入力される。

$E_{t,sp,24}$ 、 $E_{sp,21}$ 、 $E_{sp,26}$ のスロープ時定数 t_{sp} はスロープ回路15で設定されるので同じ値である。第3図リはその時の誤差増幅回路13の出力である。最初は小さなパワー設定で、次に正規のパワー設定でステップ状にパワー設定が行なわれるので第3図トに示すように電力検出回路8の出力はオーバーシュートもダンピングも発生していない。よってRF出力も同じくオーバーシュートもダンピングも発生しない。

通常 $t_{sp,22}$ 、 $t_{sp,27}$ 、 $t_{d,26}$ は $t_{d,19}$ を目安に設定、即ち、電力立ち上げ系と同じスロープで立ち上げてやれば大きくはずれることはない。

第2図において、第2のスイッチ回路14、スロープ回路15を設けず、パワー切換回路18の出力を直接誤差増幅回路13に入力してもよく、この場合第2図の構成で得られるRF出力に対し

て僅かなオーバーシュートのみでダンピングは発生しない。

また、第2図の固定バイアス回路17は、パワー設定回路の定格出力に対し、20〜30%程度のパワー設定とし、波形の立ち上りの最初は電力立ち上げ系と、フィードバック系が閉じるための小さな電力パワーに設定する。

なお、スロープ回路のスロープ時定数を可変可能となるようにスロープ回路内に調整部を設け、スロープ時定数を小さくすることで波形の立ち上り部分に発生するオーバーシュート出力を放電管点弧のためなどのイグナイトパルスとして利用してもよい。

発明の効果

以上のように本発明においては信号伝達遅延時間に相当するスロープ時定数を持った設定信号を与えるようにしたので波形立ち上り部分での大きなオーバーシュート、ダンピングは発生しない。

また、別の手段として信号伝達遅延時間に相当する期間は固定バイアス回路で小さな設定信号を

与え、その後は、パワー設定回路で正規の設定信号をパワー切換回路で切換えて与えるようにしたので同様に波形立ち上り部分での大きなオーバーシュート、ダンピングは発生しない。

4、図面の簡単な説明

第1図は本発明の一実施例を示す回路図、第2図は第1図とは別の本発明の実施例を示す回路図、第3図は第1図、第2図の各部波形図、第4図は従来の高周波電源装置のブロック図である。

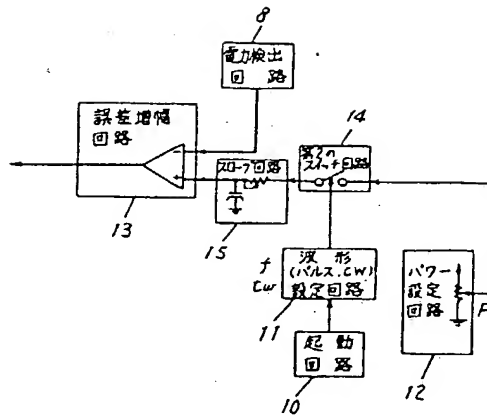
8……電力検出回路、10……起動回路、11……波形設定回路、12……パワー設定回路、13……誤差増幅回路、14……第2のスイッチ回路、15……スロープ回路。

代理人の氏名 弁理士 栗 野 重 幸 ほか1名

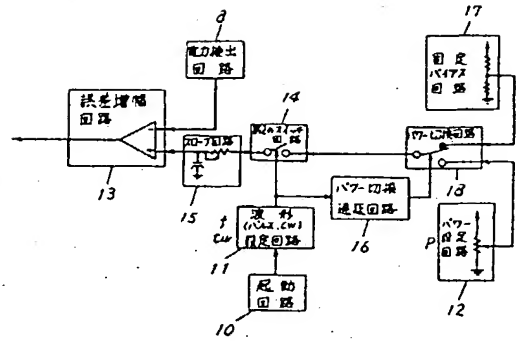
(5)

特開平3-123913 (5)

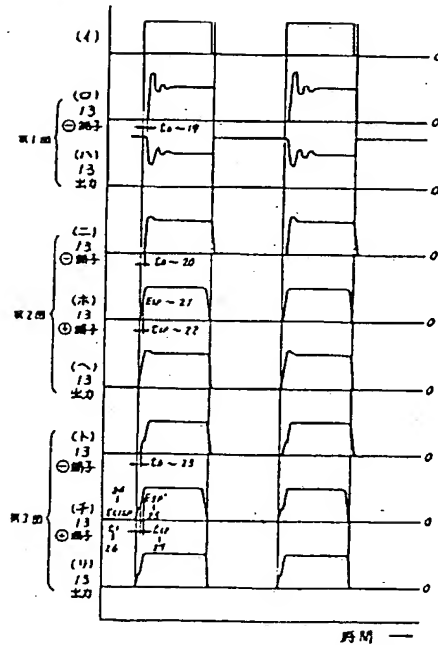
第 1 図



第 2 図



第 3 図



第 4 図

